

拒絶理由通知書

特許出願の番号	特願 2002-309977	
起案日	平成 19 年 1 月 17 日	
特許庁審査官	川内野 真介	3629 3S00
特許出願人代理人	小池 晃（外 2 名） 様	
適用条文	第 29 条第 2 項、第 36 条	

この出願は、次の理由によって拒絶をすべきものである。これについて意見があれば、この通知書の発送の日から 60 日以内に意見書を提出して下さい。

理 由

理由 1.

この出願の下記の請求項に係る発明は、その出願前日本国内又は外国において頒布された下記の記事に記載された発明又は電気通信回線を通じて公衆に利用可能となった発明に基いて、その出願前にその発明の属する技術の分野における通常の知識を有する者が容易に発明をすることができたものであるから、特許法第 29 条第 2 項の規定により特許を受けることができない。

記 （引用文献等については引用文献等一覧参照）

- ・ 請求項 1
- ・ 引用文献等 1～4
- ・ 備考

引用文献 1 には、絶縁基板上に「銅配線」（本願の請求項 1 に係る発明の配線層に相当する）を形成した「セラミック多層配線基板」（同じくベース基板部に相当する）と、「電気絶縁層」（同じく絶縁樹脂層に相当する）に上記「セラミック多層配線基板」の「銅配線」よりも微細化された「微細銅配線」（同じく微細電気配線層に相当する）が形成された「微細電気配線層部」（同じく微細配線回路部に相当する）と、端部に光信号の入力部が形成された「光導波路コア層」（同じく光導波路に相当する）と、上記入力部に射出部が対向された「LED」（同じく発光素子に相当する）とが設けられた「光導波路部」（同じく光配線回路部に相当する）とを備え、上記「セラミック多層配線基板」上に上記「微細電気配線層部」と上記「光導波路部」とを形成して光信号と電気信号とを伝送する光・電気配線混載ハイブリット回路基板が記載されている。

そして、光配線回路部を、両端部に光信号の入力部と出力部とが形成された光

導波路と、上記入力部に射出部が対向された発光素子と上記出力部に受光部が対向された受光素子とからなり光信号の授受を行う光学素子とを設けた構成とする点は、周知の技術である（以下、「周知技術 1」という。）（引用文献 2、3 等

参照)。

また、ベース基板部上に他の回路部を実装構造で形成する点も、周知の技術である(以下、「周知技術2」という。)(引用文献2～4等参照)。

したがって、引用文献1に記載された発明において、「光導波路部」の構成として前記周知技術1を、「セラミック多層配線基板」上に「微細電気配線層部」及び「光導波路部」を形成する技術として前記周知技術2を、それぞれ適用することで、本願の請求項1に係る発明のようにすることは、当業者であれば容易になし得たことである。

- ・請求項 2
- ・引用文献等 1～4
- ・備考

引用文献1には、ベース基板部が、「セラミック」(本願の請求項2に係る発明のセラミック材に相当する)を基材とする絶縁基板を備える点が記載されている。

- ・請求項 3
- ・引用文献等 1～4
- ・備考

引用文献2には、「多層配線基板」(本願の請求項3に係る発明のベース基板部に相当する)を、「ビルドアップ多層配線基板」(同じくビルドアップ配線基板に相当する)とする点が記載されている。

- ・請求項 4
- ・引用文献等 1～4
- ・備考

引用文献1には、「セラミック多層配線基板」(本願の請求項4に係る発明のベース基板部に相当する)の第2の主面上に、「ドライバ用シリコンLSI」(同じく半導体チップに相当する)を表面実装する点が記載されている。

- ・請求項 5
- ・引用文献等 1～4
- ・備考

引用文献4には、「リジッド基板」(本願の請求項5に係る発明のベース基板部に相当する)の第1の主面を実装面として「マザーボード」(同じく実装ボードに相当する)に実装される点が記載されている。

P. 3

- ・請求項 6
- ・引用文献等 1～4
- ・備考

引用文献1には、「光導波路コア層」(本願の請求項6に係る発明の光導波路に相当する)が、「フルオレン骨格を有するエポキシアクリレート樹脂」(同じく導光性樹脂材に相当する)によって形成される点が記載されている。

- ・請求項 7～10

・引用文献等 1～4

・備考

ベース基板部に、微細配線回路部、及び、光配線回路部をどのような配置で実装するかは、当業者が適宜なし得た設計事項である。また、ベース基板部から光学素子に電源を供給する点は、引用文献2に記載されている。

・請求項 12

・引用文献等 1～4

・備考

ベース基板部上に、他の回路部を実装する実装工程を有する回路基板の製造方法は、周知の技術である（引用文献2～4等参照）。

・請求項 13、14

・引用文献等 1～4

・備考

ベース基板部に、微細配線回路部、及び、光配線回路部をどのような配置で実装するかは、当業者が適宜なし得た設計事項である。

・請求項 15～19

・引用文献等 1～6

・備考

ガラス基板からなるダミー基板上に回路部を形成した後、回路部をダミー基板から剥離するという製造方法は、周知の技術である（引用文献2、5、6等参照）。

また、ベース基板部、微細配線回路部、及び、光配線回路部を一体化するに際し、微細配線回路部と光配線回路部とを一体化した後、ベース基板部に実装するような順序とすることは、当業者が適宜なし得た設計事項である。

・請求項 21

・引用文献等 1～4

P. 4

・備考

引用文献1には、「セラミック多層配線基板」（本願の請求項21に係る発明のベース基板部に相当する）、「微細電気配線層部」（同じく微細配線回路部に相当する）或いは「光導波路部」（同じく光配線回路部に相当する）に表面実装されて「銅配線」（同じく配線層に相当する）、「微細銅配線」（同じく微細電気配線層に相当する）或いは光学素子と電氣的に接続された「ドライバ用シリコンLSI」又は「制御用シリコンLSI」（これらは、同じく半導体チップに相当する）を備えた「光電気混載基板」（同じく光・電気配線混載ハイブリット回路モジュールに相当する）が記載されている。

・請求項 22

・引用文献等 1～4

・備考

引用文献2には、一対の「ICチップ25」及び「ICチップ35」（これらは、本願の請求項22にかかる発明の半導体チップに相当する）間の情報信号の

伝送を、「発光素子」及び「受光素子」（これらは、同じく光学素子に相当する）と「光導波路」（同じく光導波路に相当する）とを介して光学伝送により行う点が記載されている。

- ・請求項 23
- ・引用文献等 1～4
- ・備考

ベース基板部上に、光配線回路部、微細配線回路部の順に実装することで光配線回路部が内装されるように構成することは、当業者が適宜なし得た設計事項である。

- ・請求項 24
- ・引用文献等 1～4
- ・備考

引用文献4には、「リジッド基板」（本願の請求項24に係る発明のベース基板部に相当する）の第1の主面を実装面として「マザーボード」（同じく実装ボードに相当する）に実装される点が記載されている。

- ・請求項 25
- ・引用文献等 1～4
- ・備考

ベース基板部上に、他の回路部を実装する実装工程を有する回路基板の製造方法は、周知の技術である（引用文献2～4等参照）。

P. 5

- ・請求項 26～28
- ・引用文献等 1～6
- ・備考

ガラス基板からなるダミー基板上に回路部を形成した後、回路部をダミー基板から剥離するという製造方法は、周知の技術である（引用文献2、5、6等参照）。

また、ベース基板部、微細配線回路部、及び、光配線回路部を一体化するに際し、微細配線回路部と光配線回路部とを一体化した後、ベース基板部に実装するような順序とすることは、当業者が適宜なし得た設計事項である。

理由2.

この出願は、発明の詳細な説明の記載又は特許請求の範囲の記載が下記の点で、特許法第36条第4項第1号、第6項第1号、又は、第6項第2号に規定する要件を満たしていない。

記

本願の請求項1には、「プリント配線プロセス」、及び、「半導体プロセス」と記載されているが、「プリント配線プロセス」なるプロセスと、「半導体プロセス」なるプロセスについての定義が明確でないため、あるプロセスがあったと

きに、該プロセスがプリント配線プロセスに含まれるのか、半導体プロセスに含まれるのか、あるいは、両プロセスともに含まれない別のプロセスであるのかを判断する基準が明確でないため、発明の範囲が明確でない。

同様に、本願の請求項 12、15、19、20、21、25、26、28、及び、29に係る発明も明確でない。

本願の請求項 7 には、「ベース基板部の第 1 の主面上に、上記第 1 の主面を実装面として上記微細配線回路部が実装されるとともに、上記微細配線回路部の第 2 の主面上に、第 1 の主面を実装面として上記光配線回路部が実装される」と記載されているが、ベース基板部、微細配線回路部、及び、光配線回路部において、第 1 の主面及び第 2 の主面をどのように定義するのかが明確でない。また、上記記載には、「第 1 の主面」なる記載が 3 箇所あるが、それぞれが、同一の事項を意味するものであるのか、あるいは、別の事項を意味するものであるのかが明確でないため、ベース基板部、微細配線回路部、及び、光配線回路部がどのように実装された構成であるのかが明確でない。また、発明の詳細な説明又は図面（以下、「発明の詳細な説明等」という。）には、ベース基板部の第 2 の主面上に、微細配線回路部を実装する点は記載されているが（【図 1】等参照）、ベース基板部の第 1 の主面上に、微細配線回路部を実装する点は記載されていない。

P. 6

本願の請求項 8 には、「光配線回路部の第 2 の主面に、半導体チップや電子部品を電気的に接続して表面実装するとともに上記微細配線回路部とビアを介して接続された接続端子が形成されている」と記載されているが、発明の詳細な説明等には、微細配線回路部の第 2 の主面に、半導体チップ等を表面実装するとともに上記微細配線回路部とビアを介して接続された接続端子を形成する点は記載されているが（【図 1】等参照）、光配線回路部の第 2 の主面に、半導体チップ等を表面実装するとともに上記微細配線回路部とビアを介して接続された接続端子を形成する点は記載されていない。

本願の請求項 9 には、「第 1 の主面」なる記載が 2 箇所あるが、それぞれが同一の事項を意味するものであるのか、あるいは、別の事項を意味するものであるのかが明確でない。

本願の請求項 11 には、「微細配線回路部の第 1 の主面に、絶縁層によって被覆して上記光配線回路部が実装され、上記絶縁層を実装面として上記微細配線回路部が上記ベース基板部の第 1 の主面上に実装されることにより、上記光配線回路部が内装される」と記載されているが、発明の詳細な説明等には、微細配線回路部の第 2 の主面に、絶縁層によって被覆して光配線回路部が実装され、上記絶縁層を実装面として上記微細配線回路部がベース基板部の第 2 の主面上に実装されることにより、上記光配線回路部が内装される点は記載されているが（【図 23】等参照）、微細配線回路部の第 1 の主面に、絶縁層によって被覆して光配線回路部が実装され、上記絶縁層を実装面として上記微細配線回路部がベース基板部の第 1 の主面上に実装されることにより、上記光配線回路部が内装される点は記載されていない。

本願の請求項 13 には、「第 1 の主面」なる記載が 2 箇所あるが、それぞれが

同一の事項を意味するものであるのか、あるいは、別の事項を意味するものであるのかが明確でない。

本願の請求項１４には、「第１の主面」なる記載が２箇所あるが、それぞれが同一の事項を意味するものであるのか、あるいは、別の事項を意味するものであるのかが明確でない。

本願の請求項１５には、「上記ベース回路部」との記載があるが、ベース回路部について上記されておらず、発明が明確でない。

同様に、本願の請求項１９、２０、２６、２８、及び、２９に係る発明も明確でない。

P.7

発明の詳細な説明には、「ハイブリッド」との記載（【０００５】～【００１０】段落）と、「ハイブリット」との記載（【０００１】、【００１１】～【００２０】、【００７９】段落）が混在しているので、どちらかの表記に統一していただきたい。なお、補正に際しては、発明の名称の記載についても併せて検討していただきたい。

引用文献等一覧

- １．特開２００１－００７４６３号公報
- ２．特開２０００－１９９８２７号公報
- ３．特開２００２－１７４７４２号公報
- ４．特開２０００－３５３７６５号公報
- ５．特開２００２－１６４４６７号公報
- ６．特開平０７－２０２４２７号公報

先行技術文献調査結果の記録

・調査した分野 I P C
 H 0 5 K 1 / 0 2
 G 0 2 B 6 / 1 2 2
 H 0 5 K 3 / 4 6

・先行技術文献

特開２００２－２９６４３５号公報
特開２００２－００６１６１号公報
特開平０６－３１０８３３号公報

この先行技術文献調査結果の記録は、拒絶理由を構成するものではない。

この拒絶理由通知の内容に関するお問い合わせ、または面接のご希望がございましたら下記までご連絡下さい。

特許庁特許審査第二部搬送組立 貞光 大樹
T E L . 0 3 (3 5 8 1) 1 1 0 1 内線 3 3 8 9

部長／代理	審査長／代理	審査官	審査官補
	鏡 宣宏	川内野 真介	貞光 大樹
	9 3 4 1	3 0 2 2	3 6 2 9
